

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-284041

(43)公開日 平成6年(1994)10月7日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 B 1/66		4101-5K		
7/26	1 0 9 N	7304-5K		
H 0 4 J 3/00		H 8226-5K		
		S 8226-5K		
H 0 4 L 7/00		A 7741-5K		

審査請求 未請求 請求項の数7 O L (全 8 頁)

(21)出願番号 特願平5-68326

(22)出願日 平成5年(1993)3月26日

(71)出願人 000244110

明星電気株式会社

東京都文京区小石川2丁目5番7号

(72)発明者 湯橋信公

東京都文京区小石川2丁目5番7号 明星
電気株式会社内

(74)代理人 弁理士 本多 小平 (外3名)

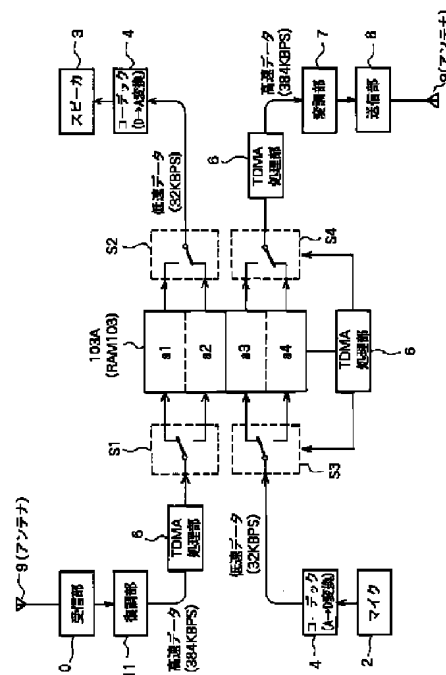
(54)【発明の名称】 データ速度変換方式及びデータ速度変換装置

(57)【要約】

【目的】 TDMA方式における伝送データの時間圧縮、伸張処理を特殊メモリ (F I F Oメモリ) を使用しないで実現すること。

【構成】 受信データ及び送信データのそれぞれについて、2つずつのメモリエリアa 1, a 2及びa 3, a 4を設け、該メモリエリアa 1~a 4に対するデータの格納及び読み出しは、それぞれスイッチS 1, S 3及びS 2, S 4を切替えることにより、伝送タイムスロットの到来毎に交互に行ない、かつデータの格納速度と読出し速度とを異ならせるとともに、メモリエリアa 1, a 3 (a 2, a 4) へのデータ格納と、メモリエリアa 2, a 4 (a 1, a 3) からのデータ読出しとを同時に行なうようにする。

【効果】 データ速度変換用として通常のメモリを使用でき、しかも当該メモリとしてプログラムワーキングエリア用の既存のR A Mを流用できるので、機器の小形化、経済化が図れる。



【特許請求の範囲】

【請求項1】 複数のタイムスロットで構成された伝送フレームのそれぞれのタイムスロットで別個のデータを伝送するようにした時分割多重伝送における当該データの時間圧縮伸長のためのデータ速度変換方式において、メモリに、1タイムスロットで伝送されるデータ量を格納できる容量に設定したデータ速度変換のためのエリアを複数設け、上記伝送フレーム中の指定されたタイムスロットで伝送されたデータ、もしくは伝送されるべきデータを、当該タイムスロットの到来毎に上記メモリの異なるエリアに第1の速度で順次格納していき、これと同時に上記メモリのエリアに格納済みのデータを第2の速度で読み出すようにし、上記エリアへのデータの格納と、同じエリアからのデータの読み出しとは、データ列の始点でみて少なくとも伝送フレームの1フレームに相当する時間差をもって行ない、かつ上記第1の速度と第2の速度とが異なるようにして、データの速度を変換するようにしたデータ速度変換方式。

【請求項2】 メモリに設けるデータ速度変換のためのエリアの数を2つとし、それぞれのエリアに対するデータの格納と読み出しとは、伝送フレーム中の指定されたタイムスロットの到来毎に交互に行ない、かつ、第1のエリアへのデータの格納と第2のエリアからのデータの読み出し、及び第1のエリアからのデータの読み出しと第2のエリアへのデータの格納とを、それぞれ同時に行うようにした請求項1に記載のデータ速度変換方式。

【請求項3】 CPUにより制御される時分割多重伝送システムにおけるデータ速度変換方式であって、データ速度変換のためのエリアを、上記CPUのプログラム実行のためのワーキングエリアが設定されるメモリと物理的に同一のメモリに設定するようにした請求項1又は2に記載のデータ速度変換方式。

【請求項4】 伝送情報をデジタル符号化されたデータに変換して、時分割多重方式により伝送するようにした情報伝送システムにおける上記データの圧縮伸長のためのデータ速度変換装置であって、データの伝送フレーム中の1タイムスロットで伝送されるデータ量を格納できる容量の、データ速度変換のためのエリアが複数設定されたメモリと、データの伝送フレーム中の指定されたタイムスロットで伝送されたデータもしくは伝送されるべきデータを第1の速度で上記メモリのエリアに格納するデータ格納制御手段と、上記メモリのエリアに格納されたデータを、上記第1の速度とは異なる第2の速度で上記メモリのエリアから読み出すデータ読み出し制御手段と、上記データ格納制御手段による上記メモリへのデータの格納エリア及び上記データ読み出し制御手段による上記メモリからのデータの読み出しエリアとして、互に異ったエリアを同時に指定し、かつ当該エリアの指定を伝送

フレーム中の指定されたタイムスロットの到来毎に順次、次のエリアに切替えていくエリア指定手段とを有するデータ速度変換装置。

【請求項5】 請求項4に記載のデータ速度変換装置において、メモリが、データ速度変換のためのエリアを2つ有するものであり、エリア指定手段が、一方のエリアをデータの格納エリアとして、他方のエリアをデータの読み出しエリアとしてそれぞれ同時に指定し、かつ伝送フレーム中の指定されたタイムスロットの到来毎に当該エリアの指定を反転させるものであるデータ速度変換装置。

【請求項6】 伝送情報をデジタル符号化されたデータに変換して基地局と移動局との間で時分割多重方式により双方向に無線伝送するようにした移动通信システムにおいて、基地局から移動局に向けて伝送される下りデータのためのタイムスロットと、移動局から基地局に向けて伝送される上りデータのためのタイムスロットとを、伝送フレーム中に設定し、当該下りデータと上りデータのそれぞれに対して、請求項4又は5に記載のデータ速度変換装置を設けた移动通信システム。

【請求項7】 請求項4～6に記載のデータ変換装置又は移动通信システムにおいて、データ速度変換のためのエリアを、システムの制御用CPUのプログラム実行のためのワーキングエリアが設定されるメモリと物理的に同一のメモリに設定してあるデータ変換装置又は移动通信システム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、時分割多重伝送における伝送データの時間圧縮及び伸長のためのデータ速度変換方式と、この方式によるデータ速度変換装置に関するものである。

【0002】 また、本発明はデジタル無線電話機（コードレス電話機）で代表される移动通信システムで主として実施されるが、その他の時分割多重伝送方式の情報伝送システムにおいても、無線方式又は有線方式に係りなく実施できる。

【0003】

【従来の技術】 従来のTDMA（Time Division Multiple Access）方式の無線電話機は図4に示すように、CPU101、該CPU101のプログラム格納用ROM102及び該CPU101のプログラム実行のためのワーキングエリアが設定されるRAM103等を有する通信制御部1と、送話音声を送出するマイク2と、受話音声を放音するスピーカ3と、マイク2から送出される送話音声（アナログ信号）をデジタル符号で表わされるデータ（デジタルデータ）に変換して後段（バッファメモリ5）に送付し、及びデジタルデータで入力される受話信号をアナログ信号に変換してスピーカ3に送付するA/D変換部（所謂、コー

デック) 4と、コーデック4から出力される送話音声のデジタルデータ(以下、送話デジタルデータという。)及びコーデック4に入力される受話音声のデジタルデータ(以下、受話デジタルデータという。)を一時的に記憶するバッファメモリ5と、該バッファメモリ5と協働してデータ速度の変換処理を行ない、及びその他のTDMA方式に必要な処理(例えば伝送データに対するビット同期用プリアンプル及び同期ワード等の付加、削除等)を行なうTDMA処理部6と、送話デジタルデータで送信搬送波を変調する変調部7と、該変調部7から出力される被変調信号を所定のレベルの高周波信号にして送出する送信部8と、該送信部8からの高周波信号を空中に電波として放射し、及び通話相手の無線電話機からの電波が入射するアンテナ9と、該アンテナ9に入射した電波を受信して高周波信号を出力する受信部10と、該受信部10からの高周波信号を復調して受話デジタルデータを出力する復調部11と、上記アンテナ9を上記送信部8と上記受信部10との間で切替制御する切替器12等で構成されている。

【0004】また、上記バッファメモリ5は、通常FIFO(First In First Out)メモリで構成される。なお、図4は本発明に関する部分のみを示したものであり、本発明とは直接関係しない部分(例えばダイヤル、着信表示部等)は省略してある。

【0005】以上の従来の無線電話機における信号処理は次のようにして行なわれる。すなわち、マイク2から入力される送話音声(アナログ信号)はコーデック4によって例えば32KBPSの低速度で連続する送話デジタルデータに変換されてバッファメモリ5に書込まれ、TDMA処理部6は当該バッファメモリ5の内容を伝送フレームの1フレームで規定される一定時間毎に、上記コーデック4からの送話デジタルデータの速度(32KBPS)より十数倍程度速い速度で読み出し、これにビット同期用プリアンプル、同期ワード等を付加して例えば384KBPSの矩形形状の送話バースト信号を形成する。

【0006】以上の処理によって送話デジタルデータは時間圧縮されたこととなり、TDMA処理部6は、当該送話バースト信号を変調部7に送付する。

【0007】変調部7では上記送話バースト信号を所定の送信周波数で変調して送信部15に送付し、該送信部15は上記送信バースト信号の高周波信号を切替器12を介してアンテナ9に印加給電し、これによってアンテナ9からは送信デジタルデータを含む電波が放射される。

【0008】一方、アンテナ9には、以上の制御と同様にして通話相手の無線電話機から放出された受信バースト信号(時間圧縮された受話デジタルデータ)の電波が入射し、該電波は切替器12を介して受信部10で受信され、復調部で復号されて矩形形状の受信バースト信号

となってTDMA処理部6に入力される。

【0009】TDMA処理部6では、自己に割当てられたタイムスロットに対応する受信バースト信号から、これに含まれるビット同期用プリアンプル及び同期ワード等の制御データを削除し、このようにして得られたデジタルデータ(この段階では、未だ時間圧縮されたままである。)は、高速で一定時間毎にバッファメモリ5に格納される。

【0010】以上のようにしてバッファメモリ5に格納された受話デジタルデータは、コーデック4により、送信時の時間圧縮比率の逆数倍の低速度、例えば32KBPSで読み出されて連続する受話デジタルデータとなる。この処理が受話デジタルデータの時間伸長処理である。

【0011】コーデック4は、以上の時間伸長処理で元の速度に戻された受話デジタルデータをアナログ信号に変換してスピーカ3に送付し、スピーカ3からは受話音声が発音される。

【0012】

【発明が解決しようとする課題】無線電話機は、携帯性から小型であること、電源として電池が用いられることから低消費電力であること、及び一般的に経済性に豊むこと等が要求される。

【0013】ところが、前記した従来の無線電話機では、伝送データの時間圧縮、伸長処理用のバッファメモリとして、例えばFIFOメモリを必要とし、一般にこのメモリはTDMA処理部とは別個のICで構成されるため、その分だけ部品実装面積が広がってプリント基板が大きくなり、無線電話機の小型化の阻害要因となっている。

【0014】また、FIFOメモリをTDMA処理部と一体化することも技術的には可能であるが、このためには、素子数が膨大なゲートアレーを必要とし、IC規模が非常に大きくなって高価格となり、経済性に欠けることとなる。

【0015】本発明は、以上の従来の問題点を解消し、無線電話機の小型化、経済化に寄与するデータ速度変換方式、及びこの方式を実現するデータ速度変換装置を得ることを課題とする。

【0016】

【課題を解決するための手段】以上の課題を解決するため、本発明は、データ速度変換のためのバッファメモリとして通常のメモリ(RAM)を用い、当該メモリに、1タイムスロットで伝送されるデータ量を格納できる容量に設定したエリアを複数設け、伝送フレーム中の指定されたタイムスロットで伝送されたデータもしくは伝送されるべきデータを、当該タイムスロットの到来毎に上記メモリの異なるエリアに第1の速度で順次格納していき(最後位のエリアへの格納の後は、最前位のエリアに戻る。)、これと同時に上記メモリのエリアに格納済み

のデータを第2の速度で読み出すようにし、上記エリアへのデータの格納と、同じエリアからのデータの読み出しとは、データ列の始点でみて、少なくとも伝送フレームの1フレームに相当する時間差をもって行ない、かつ上記第1の速度と第2の速度とが異なるようにして、データの速度を変換するようにしたものであり、また、CPUで制御される例えば移動通信システムでは、上記エリアを、CPUのプログラム実行のためのワーキングエリアが設定されるメモリと物理的に同一のメモリに設定するようにしたものである。

【0017】

【作用】低速度のデータから高速度のデータへの変換（時間圧縮）は、1フレーム時間に相当する長さのデジタル符号列を低速度でメモリのエリアに格納し、少なくとも1フレーム時間ののちに、当該エリアに格納したデータを、伝送フレームを構成する1タイムスロット時間以内に高速度で読み出す。

【0018】高速度のデータから低速度のデータへの変換（時間伸長）は、1タイムスロットで伝送されるデジタル符号列を、時間圧縮時にデータをメモリから読み出した速度と同じ高速度でメモリのエリアに格納し、少なくとも1フレーム時間ののちに当該エリアに格納したデータを、時間圧縮時に、データをメモリに格納した速度と同じ低速度で読み出す。これによって、指定されたタイムスロットで断続的に伝送されたデジタル符号列は連続したデジタル符号列となり、元の（時間圧縮前の）のデジタルデータに復元される。

【0019】以上の作用は、通常のRAMによって得られ、しかもこのRAMとして、システムに既設のプログラムワーキングエリア設定用RAMを流用できるので、高価な特殊メモリ（FIFOメモリ）と複雑な制御を必要とせず、本発明は、機器の小形化、経済化に大きく貢献する。

【0020】

【実施例】図1は本発明を無線機に実施した例のブロック図、図2は図1に示す実施例の要部と、信号又はデジタルデータの流れを示すことにより説明する詳細なブロック図、図3は本発明によるデジタルデータの圧縮伸長処理を説明するタイムチャートである。

【0021】本発明の実施例で、前記図4に示す従来例と異なる処は、バッファメモリ5がないこと、通信制御部1のRAM103、すなわち、CPU101のプログラム実行のためのワーキングエリアが設けられているメモリと物理的に同一のメモリにデータ速度変換のためのエリア103Aが設けられていること、等であり、他の部分は前記従来例と同様に構成される。

【0022】また、上記データ速度変換のためのメモリエリア103Aは、RAM103とは別個のメモリに設けても本発明を実施できることは言うまでもない。

【0023】RAM103に設けられるデータ速度変換

のためのエリア103Aは、例えば図2に示すように、受話信号に対して2つのエリアa1、a2が、送話信号に対して2つのエリアa3、a4がそれぞれ設定され、当該エリアa1～a4それぞれの容量は、データ伝送フレームの1タイムスロットで伝送されるデータ量を格納できる容量を持つものである。

【0024】また、図1に示す実施例は双方向通信システムであるので、当該エリア103Aには、高速データから低速データに変換するためのエリアa1、a2と、低速データから高速データに変換するためのエリアa3、a4が設定されているが、片方向通信システムの場合にはいずれか一方の組を設けるだけでよい（送信専用システムではエリアa3、a4を、受信専用システムではエリアa1、a2をそれぞれ設ければよい。）。

【0025】また、一般に上記エリア103Aに設定するエリアの数は、受話信号及び送話信号のそれぞれについて複数エリアとすればよい。

【0026】上記各エリアa1～a4の指定は、TDM A処理部6によるアドレス指定で行なわれるが、図2では、理解し易いように、当該アドレス指定をスイッチS1～S4の制御に置き換えて示してある。

【0027】実施例に係る無線電話機におけるデータ伝送フレームは、図3に示すように、1フレーム8タイムスロットで構成されており、そのうち、チャンネルch1～4で示す4つのタイムスロットは受話信号に割り当てられ、チャンネルch5～8で示す4つのタイムスロットは送話信号に割り当てられる。すなわち、当該無線電話機では、同一搬送周波数の電波で4件の通話が互に独立して行なえるようになっている。

【0028】次に図2及び図3を用いて実施例の動作を説明する。

【0029】まず、受話信号について、そのデータ伸長処理を説明する。

【0030】アンテナ9に入射した受話信号は、前記従来例と同様にして受信部10で受信され、復調部11で復調されて、例えば384KBPSの高速度の受信バースト信号（時間圧縮された受話デジタルデータ）となり、TDM A処理部6において、自己に割り当てられたタイムスロット（図3の例では、第1タイムスロットch1）で伝送された受話バースト信号から、ビット同期用プリアンプル及び同期ワード等の制御データを削除して得られた受話デジタルデータが高速度（第1の速度）でRAM103に向けて送出される。

【0031】図3に示す伝送データのNO. 1フレームで伝送される上記受話デジタルデータの到来時に、スイッチS1が例えば図2に示すようにRAM103の第1エリアa1に向いているものとすれば（実際にはTDM A処理部6によるアドレス指定で第1エリアa1の指定が行なわれる。第2エリアa2～第4エリアa4に関するスイッチS1～S4の動作についても同じ。）、上記

受話デジタルデータは長くとも1タイムスロット時間で瞬時に上記第1エリアa1に格納されてスイッチS1が切替わり、次のNO. 2フレームで伝送される受話デジタルデータの到来時には、スイッチS1が図示の方向とは反対側に切替っているので、当該受話デジタルデータは、RAM103の第2エリアa2に上記と同様にして格納される。

【0032】一方、スイッチS2は上記スイッチS1と同期して切替制御がなされ、しかもスイッチの方向は常に上記スイッチS1と反対方向（逆位相）に指向するように制御されており、上記NO. 2フレームで伝送された受話デジタルデータを第2エリアa2に格納する制御が開始されたときには、当該スイッチS2は第1エリアa1に向いており（図示とは反対方向）、上記第2エリアa2への受話デジタルデータの格納制御と同時に、第1エリアa1に格納済みの受話デジタルデータの読み出し制御が行なわれる。すなわち、第1エリアa1に格納された受話デジタルデータは、データ列の始点でみて、格納後1フレーム時間ののちに当該第1エリアa1から読み出されることとなる。

【0033】この第1エリアa1からの受話デジタルデータの読み出しは、例えば32KBPSの低速度（第2の速度）で行なわれ、この読み出し速度は、送信側の無線電話機における送話デジタルデータのRAM103のエリア103Aへの格納速度と同じであるので（これについては、後の説明で明らかとなる。）、上記速度で読み出された受話デジタルデータは元の速度（送信側のコーデック4から出力される速度）に復元されたデータとなる。

【0034】以上と同様にして、NO. 2フレームで伝送され第2エリアa2に格納された受話デジタルデータは、NO. 3フレームで伝送される受話デジタルデータを第1エリアa1に格納する時間と同じ時間に読み出される。

【0035】以上の動作は、各フレームにおいて、指定されたタイムスロットの到来毎に行なわれ、時間圧縮された矩形形状の受話デジタルデータは、時間伸長された連続する受話デジタルデータ（送信側において、コーデック4から出力される元の送話デジタルデータと同じデータ）となる。

【0036】以上のようにして元の速度に復元された受話デジタルデータは、コーデック4によってアナログの受話音声に変換されてスピーカ3から放音される。

【0037】次に、送話信号について、そのデータ圧縮処理を説明する。

【0038】マイク2に入力された送話信号（アナログ信号）は、前記従来例と同様にしてコーデック4で送話デジタルデータに変換され、例えば32KBPSの低速度（第1の速度）で、RAM103に送付される。

【0039】図3に示す伝送データのNO. 1フレーム

で送付される上記送話デジタルデータの到来時に、スイッチS3が例えば図2に示すように、RAM103の第3エリアa3に向いているものとすれば、当該送話デジタルデータは、1フレーム時間に相当する時間でゆつくりと上記第3エリアa3に格納され、格納終了と同時にスイッチS3が切替わり、次のNO. 2フレームで送付される送話デジタルデータの到来時には、スイッチS3が図示とは反対方向に切替っているので、当該送話デジタルデータは、RAM103の第4エリアa4に上記と同様にして格納される。

【0040】一方、スイッチS4は上記スイッチS3と同期して切替制御がなされ、しかもスイッチの方向は常に上記スイッチS3と反対方向（逆位相）となるように制御されており、上記NO. 2フレームで送付される送話デジタルデータを第4エリアa4に格納する制御が開始されたときには、当該スイッチS4は図示とは反対の第3エリアa3に向いており、上記第4エリアa4への送話デジタルデータの格納制御と同時に、第3エリアa3に格納済みの送話デジタルデータの読み出し制御が行なわれる。すなわち、第3エリアa3に格納された送話デジタルデータは、データ列の始点でみて、格納後1フレーム時間ののちに当該第3エリアa3から読み出されることとなる。

【0041】この第3エリアa3からの送話デジタルデータの読み出しは高速度（第2の速度）で行なわれ、TDM処理部6において、ビット同期用プリアンプル及び同期ワード等の制御データが付加されて、自己に割当てられたタイムスロット（図3の例では第5タイムスロットch5）により、例えば384KBPSの高速度で伝送される矩形形状の送話バースト信号となる。

【0042】以上と同様にして、NO. 2フレームで送付され第4エリアa4に格納された送話デジタルデータは、NO. 3フレームで送付される送話デジタルデータを第3エリアa3に格納する時間と同じ時間に読み出される。

【0043】以上の動作は、各フレームにおいて、指定されたタイムスロットの到来毎に行なわれ、コーデック4から低速度で連続的に送出された送話デジタルデータは、矩形形状で断続する時間圧縮された送話バースト信号となり、前記従来例と同様にして、変調部7及び送信部8を経て、所定の周波数の電波となり、アンテナ9から放射される。

【0044】以上の実施例は、RAM103に設定するデータ速度変換のためのエリアの数を、受話信号と送話信号のそれぞれについて2エリアづつとした例であるが、当該エリアの数を3エリア以上（一般に複数エリア）づつとした場合には、当該エリアを前位から後位に向けて順次指定していき、最後位の指定ののちは最前位の指定に戻り、かつ、同一エリアについて、データの格納時の指定とデータの読み出し時の指定とは、少なくとも

も1フレームに相当する時間において(格納時指定が読み出し時指定より先)行なうようにすればよい。

【0045】また、以上の実施例の動作で明らかなように、データ速度変換装置には、伝送されるデジタルデータをデータ速度変換のためのメモリのエリアに第1の速度で格納するデータ格納制御手段と、上記エリアに格納されたデータを第1の速度とは異なる第2の速度で当該エリアから読み出すデータ読み出し制御手段と、上記デジタルデータの格納エリア及び読み出しエリアとして互に異なったエリアを同時指定し、かつ当該エリアの指定を伝送フレーム中の指定されたタイムスロットの到来毎に順次、次のエリアに切替えていくエリア指定手段を必要とするが、これらの手段は全てTDMA処理部6を制御するソフトウェアによって得られる。

【0046】また、TDMA方式を採る移動通信システムでは、通常、基地局と移動局(所謂、デジタルコードレス電話機)で通信ネットワークが構成されるが、前記実施例の説明で、受信信号(受話デジタルデータ)は上記基地局から移動局に向けて伝送される下りデータに相当し、送話信号(送話デジタルデータ)は上記移動局から基地局に向けて伝送される上りデータに相当し、このような移動通信システムで本発明を実施する場合には、上記上りデータと下りデータのそれぞれに対して本発明に係るデータ速度変換方式を採用すればよく、この場合には、移動局と基地局の双方に本発明に係るデータ速度変換装置(上りデータ、下りデータの双方に速度変換機能を有するもの)が設けられる。

【0047】

【発明の効果】以上に説明したように、本発明は伝送す

べきデジタルデータを伝送フレーム毎にメモリの異なったエリアに順次格納していき、これと同時に上記エリアから格納済みのデジタルデータを読み出すようにし、デジタルデータの上記エリアへの格納速度と上記エリアからの読み出し速度とを異ならしめ、かつ同じエリアについてデジタルデータの格納と読み出しとを、データ列の始点でみて少なくとも1フレーム時間に相当する時間差を持って行なうようにしたものであり、データ速度変換用のメモリとして通常のRAMが使用でき、従ってCPUのプログラム実行のためのワーキングエリアが設定されるメモリのエリアをデータ速度変換のためのエリアとして流用できること、TDMA処理部とメモリとを一体とする場合に必要な複雑かつ高集積度のゲートアレー等を必要とせず、処理が簡単となること、等により、移動通信システムの小形化、経済化に本発明は極めて著しい効果を奏するものである。

【図面の簡単な説明】

【図1】本発明実施例のブロック図。

【図2】本発明実施例の詳細なブロック図。

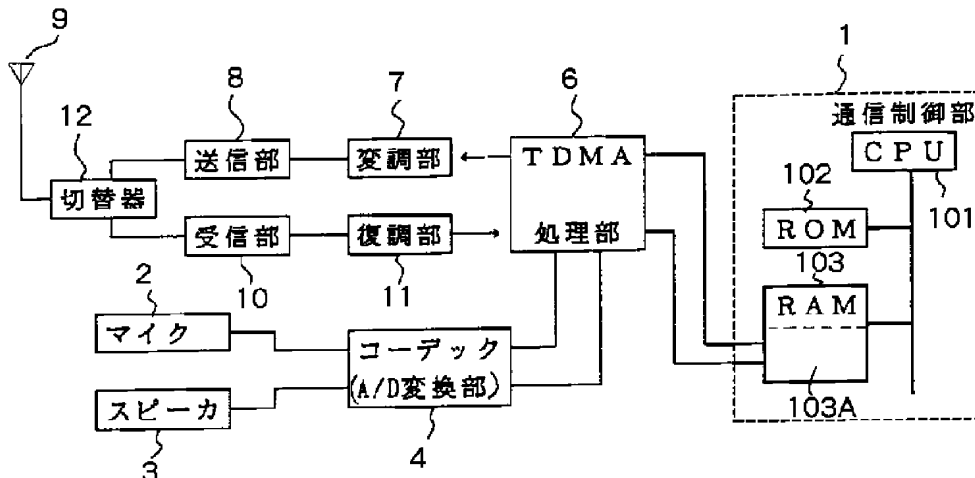
【図3】本発明実施例の動作を示すタイムチャート。

【図4】従来例のブロック図。

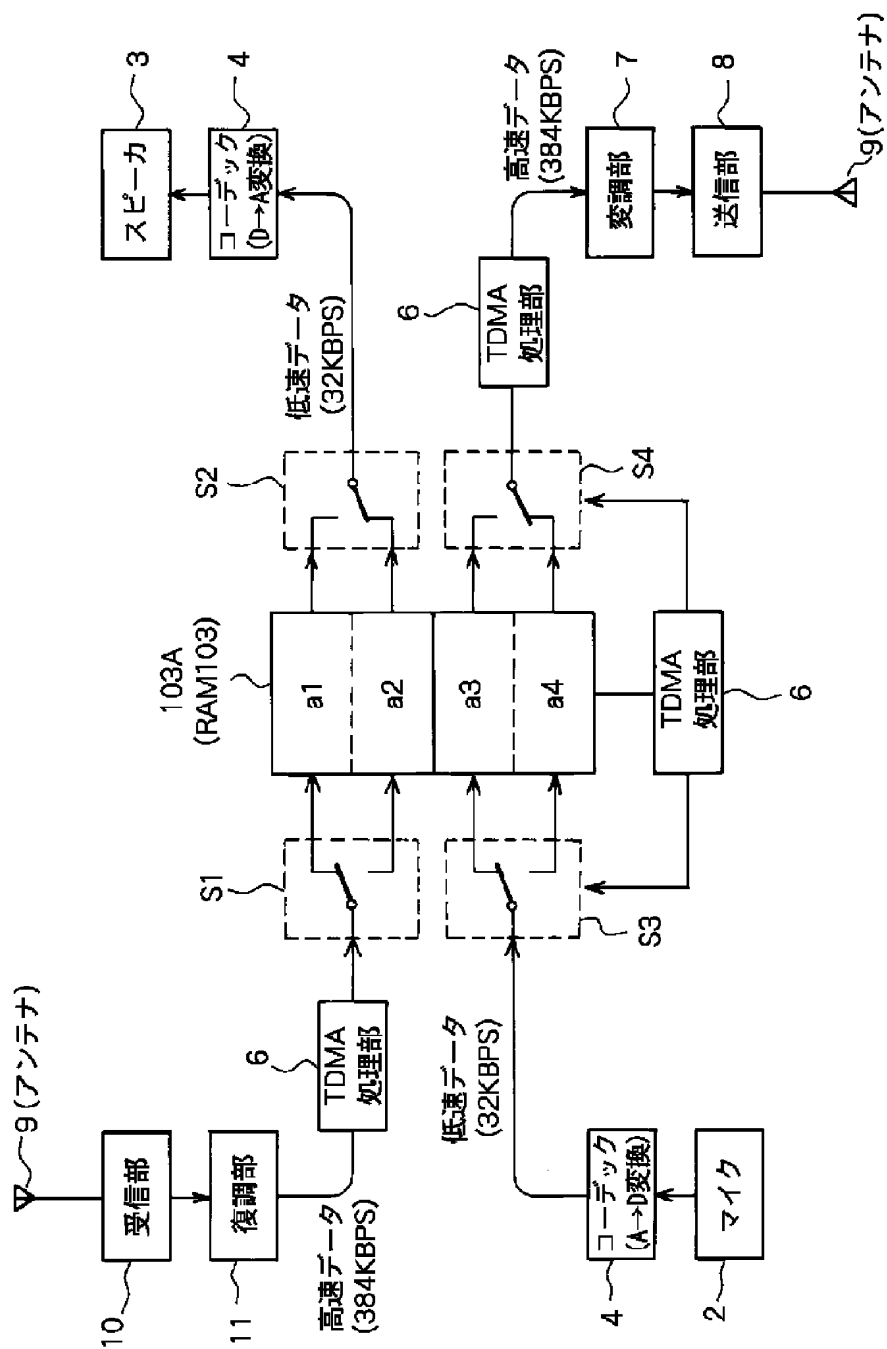
【符号の説明】

- 1…通信制御部
- 4…コーデック
- 6…TDMA処理部
- 103…RAM
- 103A…データ速度変換用メモリエリア
- a1～a4…メモリエリア103Aの個々のエリア
- S1～S4…メモリエリアa1～a4のアドレス指定用スイッチ

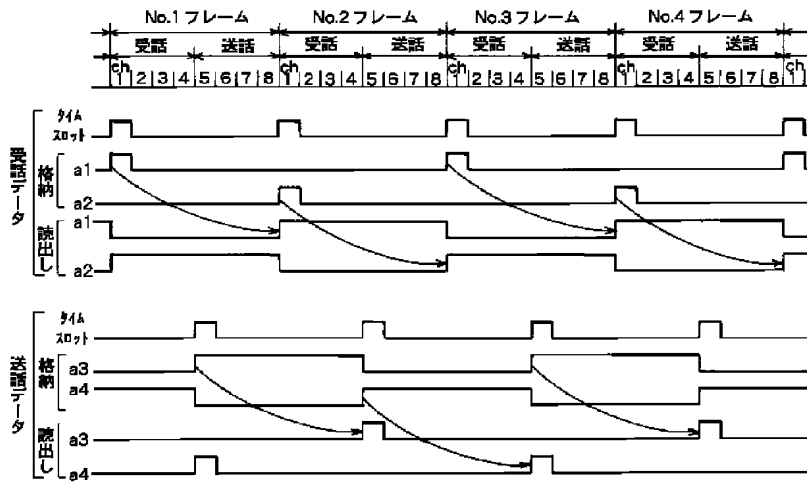
【図1】



【図2】



【図3】



【図4】

